

磁気輸送シールド型真空アーク蒸着法による Cu 配線膜形成の基礎実験

非会員 宮川 伸秀* 非会員 南澤 伸司*
非会員 丸中 正雄** 非会員 土井 聡也**
正員 滝川 浩史* 正員 榊原 建樹*

Preliminary Experiments of Cu Interconnect Preparation by Magnetically Transported-Shielded Cathodic Arc Deposition

Nobuhide Miyakawa*, Non-member, Shinji Minamisawa*, Non-member, Masao Marunaka**, Non-member, Toshiya Doi**, Non-member, Hirofumi Takikawa*, Member, Tateki Sakakibara*, Member

Preliminary experiments were conducted on Cu wiring or interconnect preparation in semiconductor devices using shielded cathodic arc deposition, comparing with the non-shielded method, normal shielded method, torus-type filtered arc deposition method (Torus-FAD), and T-shape filtered arc deposition method (T-FAD). The magnetically transported-shielded arc plasma was focused on a substrate using an electromagnetic coil and a permanent magnet. The principal results were as follows: (1) the evaporation rate increased with arc current; (2) the number of macrodroplets emitted from the Cu cathode reduced when the shield-substrate distance in the normal shielded method was shorter; (3) the deposition rate of the magnetically transported-shielded cathodic arc deposition (MT-SCAD) was 8 times higher than that of the normal shielded method; and (4) there was an insufficient filled void in the Cu film at the interconnect trench prepared by MT-SCAD, although there were no voids in the film prepared by Torus-FAD and T-FAD.

キーワード：真空アーク蒸着，Cu 膜，シールド法，プラズマ磁気輸送，成膜速度，配線

Keywords: cathodic arc deposition, Cu film, shielded method, plasma-magnetic transportation, deposition rate, wiring

1. はじめに

半導体素子の高集積化・高速動作化・省電力化が進む中、配線が細線化するとともに、その材料がアルミニウム (Al) から銅 (Cu) へと変わりつつある。Cu は抵抗率が $1.7 \times 10^{-8} \Omega \cdot \text{m}$ と Al の抵抗率 $2.7 \times 10^{-8} \Omega \cdot \text{m}$ に比べて低く、かつ、エレクトロマイグレーション (電流によって原子が移動する現象) とストレスマイグレーション (残留応力によって電子が移動する現象) に対する耐性が高い。

現在、Cu 配線はダマシン (Damascene) 工法によって行われている。ダマシン工法とは、配線溝やビアの内壁へ、

物理蒸着 (Physical Vapor Deposition; PVD) 法または化学蒸着 (Chemical Vapor Deposition; CVD) 法によってバリア層 (Ta, TaN, TiN など) とシード層 (Cu) とを形成した後、電気めっき⁽¹⁾⁽²⁾によって銅膜を堆積させるというものである。その後、基板表面に余分に堆積した Cu を CMP (Chemical Mechanical Polish; 化学機械研磨) 法により除去し、Cu 埋め込み配線を完成させる。ここで、バリア層は Cu が誘電体層へ拡散するのを防ぐためのものであり、シード層は電気めっきのための電極である。製造工程をより単純化するためには、このシード層の形成工程を省くことが望まれている。このため、電気めっきに替わる手法として、有機金属 CVD (Metal Organic CVD; MOCVD) 法^{(3)~(7)}や、各種の PVD 法^{(8)~(14)}が検討されている。

PVD 法に分類される薄膜合成法の一つに、真空アーク蒸着法がある。同法は、現在、ドリルやバイトなど機械加工用器具への TiN や CrN などの耐磨耗性硬質膜コーティングへ工業的に利用されている。これに対し、筆者らは、光学

* 豊橋技術科学大学電気・電子工学系
〒441-8580 豊橋市天伯町雲雀ヶ丘 1-1
Toyohashi University of Technology
1-1, Hibarigaoka, Tempaku-cho, Toyohashi 441-8580
** 新明和工業株式会社開発センター
〒665-8550 宝塚市新明和町 1-1
Development Center, ShinMaywa Industries, Ltd.
1-1, Shinmeiwa, Takarazuka 665-8550